

(3) Japanese Patent Application Laid-Open No. 56-10954 (1981)

“Semiconductor Device”

The following is an extract relevant to the present invention:

5

This invention relates to a semiconductor device, and more particularly to a structure of a capacitor formed on a semiconductor device.

10 This invention provides for formation of a semiconductor device which includes: a semiconductor substrate; a first insulating layer formed on the semiconductor substrate; a first electrode formed on the first insulating layer; a second insulating layer formed on the first electrode; and a second electrode formed on the second insulating layer and electrically connected with the semiconductor substrate.

⑬ 日本国特許庁 (JP)

⑭ 特許出願公開

⑫ 公開特許公報 (A)

昭56—10954

① Int. Cl.³
H 01 L 27/04
29/94

識別記号

庁内整理番号
7210—5F
7357—5F

③ 公開 昭和56年(1981)2月3日

発明の数 1
審査請求 未請求

(全 3 頁)

⑤ 半導体装置

東京都港区芝五丁目33番1号日

本電気株式会社内

① 特 願 昭54—85449

⑦ 出 願 人 日本電気株式会社

② 出 願 昭54(1979)7月5日

東京都港区芝5丁目33番1号

④ 発 明 者 沖崎宏明

⑧ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

半導体基体と、該半導体基体上に形成された第1の絶縁物層と、該第1の絶縁物層上に形成された第1の電極と、該第1の電極上に形成された第2の絶縁物層と、該第2の絶縁物層上に形成された前記半導体基体と電気的に接続された第2の電極とを有することを特徴とする半導体装置。

3. 発明の詳細な説明

本発明は半導体装置、特に半導体基体上に形成されたコンデンサの構造に関する。

一般に、半導体基板上に形成された集積回路において、コンデンサとして電極と基板との間に絶縁物層を挿入したMOS容量あるいはP型およびN型の半導体領域の接合部のPN接合容量で形成

されている。しかし、大容量のコンデンサを得ようとするコンデンサの半導体ベレット上で占める面積は、非常に大きなものとなってしまい。このため、半導体ベレットの大きさが大きくなってしまい、半導体ベレット微小化の点から非常に大きな問題となってくる。

そこで、従来、コンデンサの半導体ベレット上で占める面積が大きくなり、かつ大容量のコンデンサを得る方法のひとつとして、第1図のような構造のものが用いられている。すなわち、N型高濃度拡散領域2とP型高濃度拡散領域10とを有するP型半導体基板1上にシリコン酸化膜3が形成されている。このシリコン酸化膜3の所定部分には薄い酸化膜4が形成されている。そして、N型領域2およびP型領域10上の酸化膜3が開孔され、電極5および6がそれぞれ形成されている。電極6は酸化膜4上にまで延在している。

かかる従来構造は、電極6、酸化膜4および領域2からなるMOS容量と、領域2、領域2と基板1との接合部分に形成される空乏層9および基

板1からなるPN接合容量とを並列接続した状態であり、よって大容量のコンデンサを得ている。しかし、この構造では領域2、空乏層9および基板1からなるPN接合容量が、第1に電圧依存性をもっていること、第2にPN接合にかかる電圧が真方向になった場合コンデンサとして動作しなくなること、第3に温度係数をもっていること、第4にPN接合の不純物濃度が変わるとそれに共なって空乏層9の幅が変わるため容量が変わることという種々の欠点を持っている。

従って、本発明の目的は、前記第1から第4の従来構造の欠点を除去し、安定な容量値で大容量のコンデンサをもつ半導体装置を提供することにある。

本発明によれば、半導体基体と、半導体基体上に形成された第1の絶縁物層と、この第1の絶縁物層上に形成された第1の電極と、この第1の電極上に形成された第2の絶縁物層と、この第2の絶縁物層上に形成され半導体基体と電気的に接続された第2の電極とを有する半導体装置を得る。

- 3 -

品シリコン層15の上に厚さ4000Å~5000Åのシリコン酸化膜16を成長させる。そして、酸化膜16をフォトリソグラフィにより、所望の大きさの酸化膜16を除去した後、あらたにシリコン酸化膜17を1000Å~2000Å成長させる。

次に所定の箇所の酸化膜13、16にフォトリソグラフィにより電極取り出し用開孔を設け、全面にアルミニウム等の金属を蒸着し不接続部を除去して金属電極18、19を設ける。

かかる本実施の半導体装置では、N形拡散領域12、酸化膜14および多結晶シリコン層15とからなる第1のMOS容量と、多結晶シリコン層15、酸化膜17および金属電極18とからなる第2のMOS容量とが並列接続となっている。このため、従来のMOS形コンデンサと半導体ベレット上は、同一面積でしかもはるかに大容量のコンデンサを得ることができる。さらに第1および第2のMOS容量の並列接続で構成されており、PN接合容量を用いていないため金属電極18および19間の印加電圧に関係なくコンデンサ容量

- 5 -

以下、図面を用いて本発明をより詳細に説明する。

第2図は本発明の一実施例を示す半導体装置の断面図である。すなわち、不純物濃度 $1 \times 10^{18} \sim 10^{19} \text{ cm}^{-3}$ 程度のP形半導体基板11を用い、これにN形不純物を高濃度に拡散することにより表面不純物濃度 $1 \times 10^{21} \text{ cm}^{-3}$ 程度のN型領域12を形成し、全面にシリコン酸化膜13を形成する。次に酸化膜13をフォトリソグラフィにより所定の大きさの酸化膜13を除去した後、あらたにシリコン酸化膜14を1000Å~2000Åの厚さに成長する。この後、ウェハ全面に不純物を添加した多結晶シリコン層15を0.5μm成長する。ここで多結晶シリコン層15に不純物を添加する方法として、不純物を含んだ雰囲気中で多結晶シリコン層15を成長する方法、あるいは多結晶シリコン層15を形成した後不純物を拡散したりイオン注入したりする方法等がある。

次に多結晶シリコン層15を所定の大きさにプラズマエッチング法等で形成する。この後、多結

- 4 -

が一定であり、また多結晶シリコン層15、金属電極18およびN型拡散領域12にかかる電圧が逆転してもコンデンサ容量には影響なく、さらにまた温度係数をもたない等の大きな効果を有する。

以上のように本発明によれば、半導体ベレット上で占めるコンデンサの面積を増大させることなく、大容量でかつ一定の容量値のコンデンサをもつ半導体装置を提供し得る。

なお、本実施例において、P形半導体基板を用いているがN形半導体基板でもさしつかえなく、又基板の上にエピタキシャル層を形成しこれに本発明のコンデンサを形成してもよい。また、高濃度拡散領域12も半導体基板と同じ導電型の領域とするか又は領域12は単なる電極取り出しのための領域のみとし、コンデンサ形成部分には半導体基板そのものを用いるものであってもさしつかえない。さらに、シリコン酸化膜14および17を用いてMOS容量を形成しているが、酸化膜の代わりに他の絶縁物、例えば酸化膜等を用いてMIS容量としてもさしつかえないことは明らかである。

- 6 -

さらにまた、多結晶シリコン層15のほかにアルミニウム等の金属電極を用いてもかまわないことは無論である。

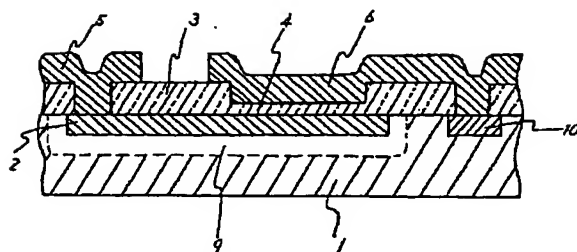
4. 図面の簡単な説明

第1図は従来のMOS容量とPN接合容量との並列接続コンデンサの断面図、第2図は本発明の一実施例を示す半導体装置の断面図である。

1.11はP型半導体基板、2.12はN型高濃度拡散領域、3.4.13.14.16.17はシリコン酸化膜、5.6.18.19は金属電極、15は多結晶シリコン層、9は空乏層領域、10はオーミック接触のためのP型高濃度拡散領域。

代理人 弁理士 内 原 晋

第 1 図



第 2 図

